

# Hacia la implementación *on the edge* de un segmentador de PCG basado en la U-Net

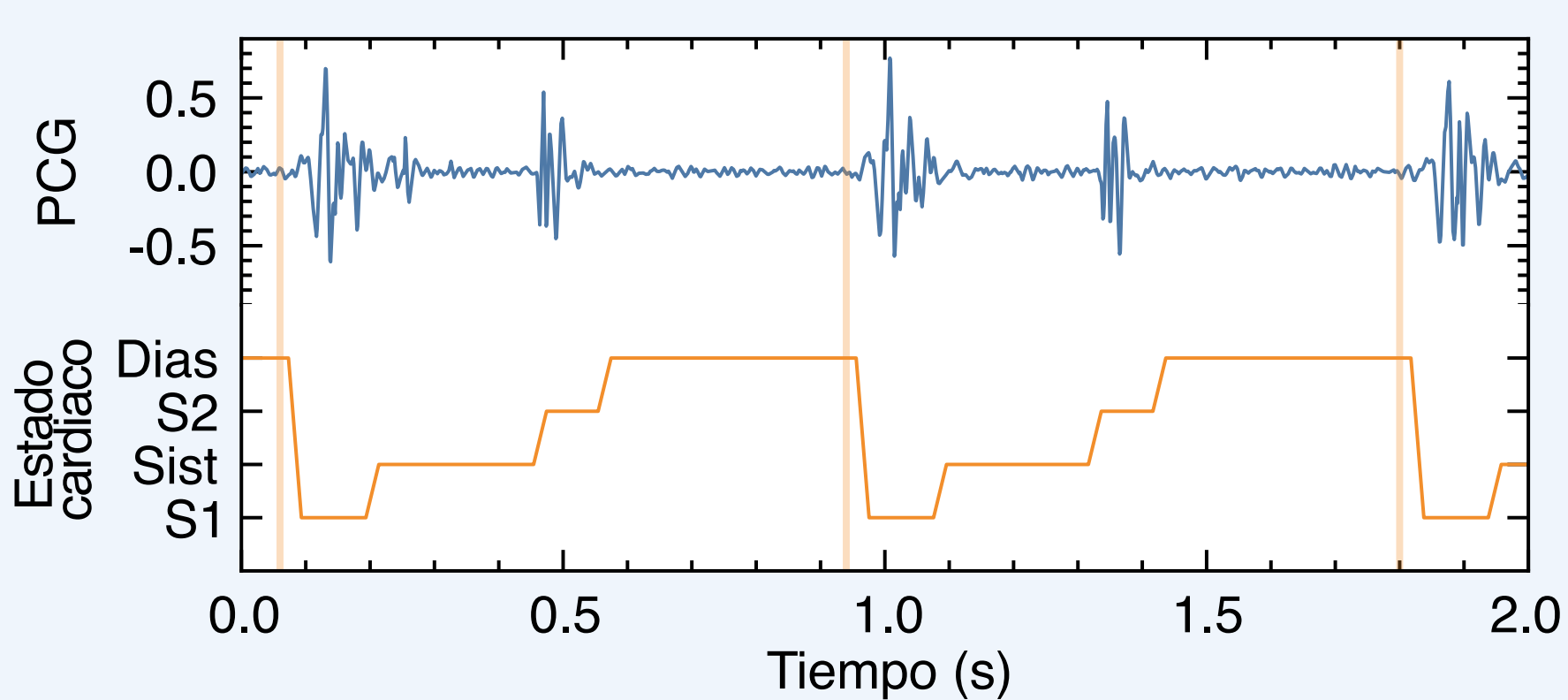
Daniel Enériz<sup>1</sup>, Antonio J. Rodríguez-Almeida<sup>2</sup>, Himar Fabelo<sup>2</sup>,  
Nicolás Medrano<sup>1</sup>, Belén Calvo<sup>1</sup> y Gustavo M. Callico<sup>2</sup>

<sup>1</sup>Grupo de Diseño Electrónico (GDE-I3A), {eneriz, nmedrano, becalvo}@unizar.es

<sup>2</sup>IUMA, ULPGC, {aralmeida, hfabelo, gustavo}@iuma.ulpgc.es

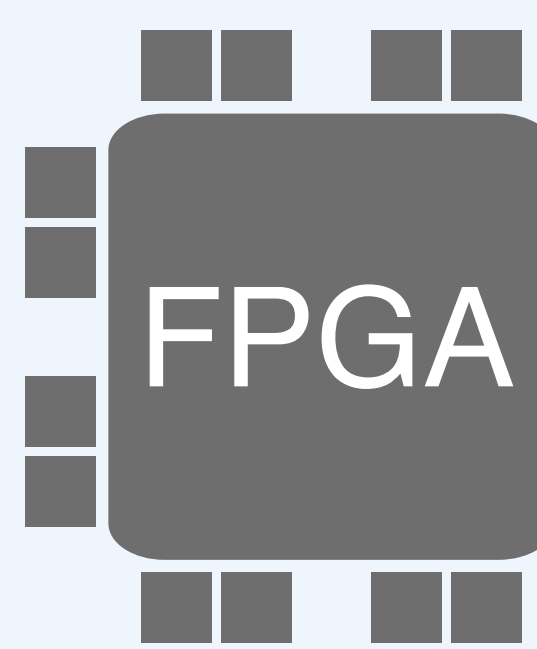
## Introducción

- Fonocardiogramas PCG: sonidos corazón
- Segmentación de PCG: división en ciclos
- 4 estados cardiacos: S1→Sis→S2→Dias



- U-Net: Segmentación de imágenes, adaptación a 1D

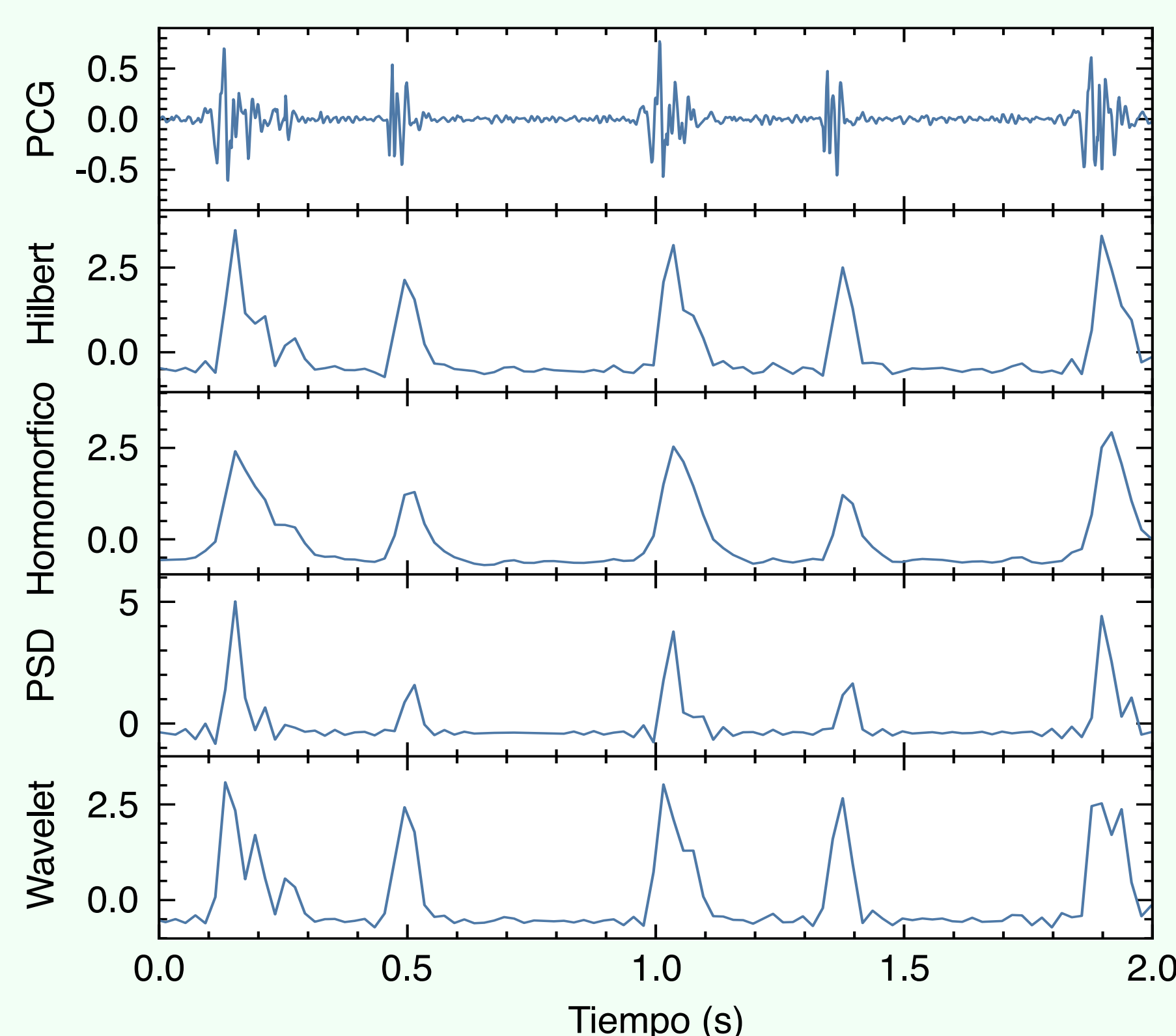
- Soporte Hardware:



- Edge computation
- Capacidad de optimizar
- Datos de punto fijo
- Herramientas HLS

## Base de datos y preprocesado

- 2016 *Physionet/CinC challenge*:
  - 135 sujetos
  - 792 PCGs+ECGs
- Información de segmentación: ECGs
- Preprocesado:
  - BP 25-400 Hz
  - Reducción de picos
  - Decimado a 50 Hz
  - 4 envolventes



## Implementación

- Objetivo: Xilinx Zynq 7010 & 7020: *Low-spec* FPGA + *dual-core* ARM CPU
- Descripción algorítmica: C/C++
- Datos de punto fijo: (16,8)
- Resultados de síntesis (N=64):



	$n_{enc}$	1				2				3				4			
		1	2	3	4	1	2	3	4	1	2	3	4	1	2	3	4
BRAM	4	31	49	69	121	15	20	25	30	15	20	25	30	15	20	25	30
	5	31	49	79	175	15	20	25	30	15	20	25	30	15	20	25	30
	6	31	49	79	175	15	20	25	30	15	20	25	30	15	20	25	30
	7	31	51	103	287	15	20	25	30	15	20	25	30	15	20	25	30
LUT	4	10355	14193	17966	21700	4320	6046	7805	9577	4572	6582	8648	10739	4572	6582	8648	10739
	5	11087	15534	19947	24301	4572	6582	8648	10739	4572	6582	8648	10739	4572	6582	8648	10739
	6	11119	15596	20035	24415	4606	6653	8731	10836	4606	6653	8731	10836	4606	6653	8731	10836
	7	11119	15596	20035	24415	4620	6686	8779	10899	4620	6686	8779	10899	4620	6686	8779	10899
8	10378	14213	18002	21751	4408	6194	7998	9815	4408	6194	7998	9815	4408	6194	7998	9815	

Datos en *cursiva* exceden los recursos disponibles en la 7010, los tachados en ambas

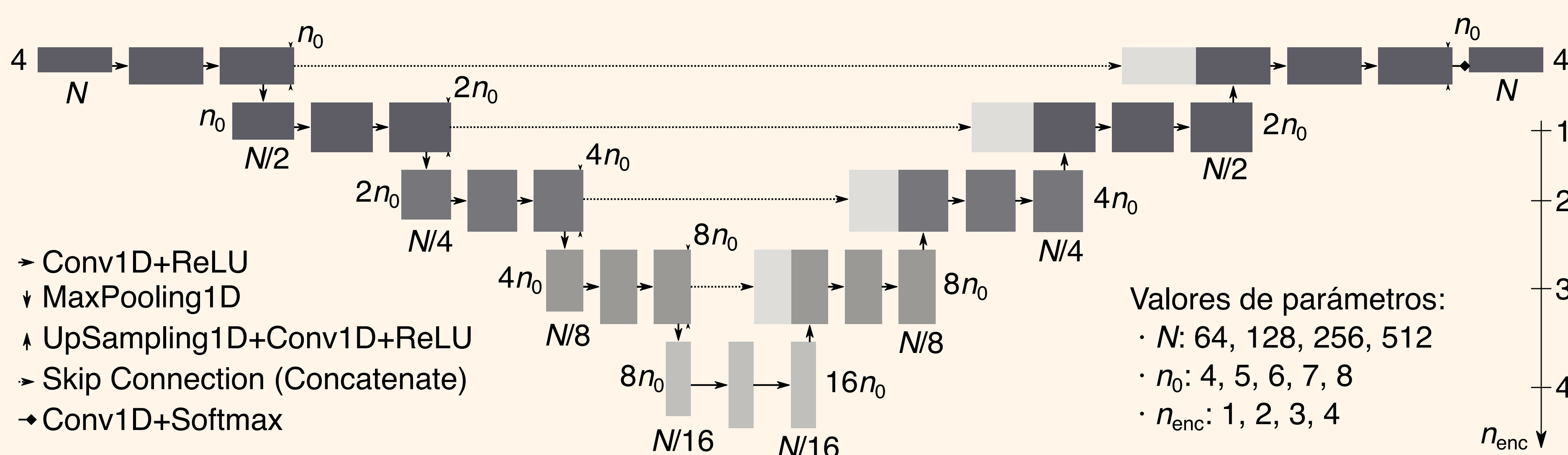
- Recursos limitantes: BRAM y LUT

## Conclusiones

- Modelo para la segmentación de PCGs en ciclos cardiacos
- Identificados 3 parametros de reducción del modelo:  $N$ ,  $n_{enc}$  y  $n_0$
- Caracterización del impacto de los parametros en las metricas
- Implementación en FPGA de bajo coste usando tipos de dato de punto fijo
- Caracterización del impacto de los parametros en los recursos de la FPGA

## Arquitectura, validación, entrenamiento y reducción

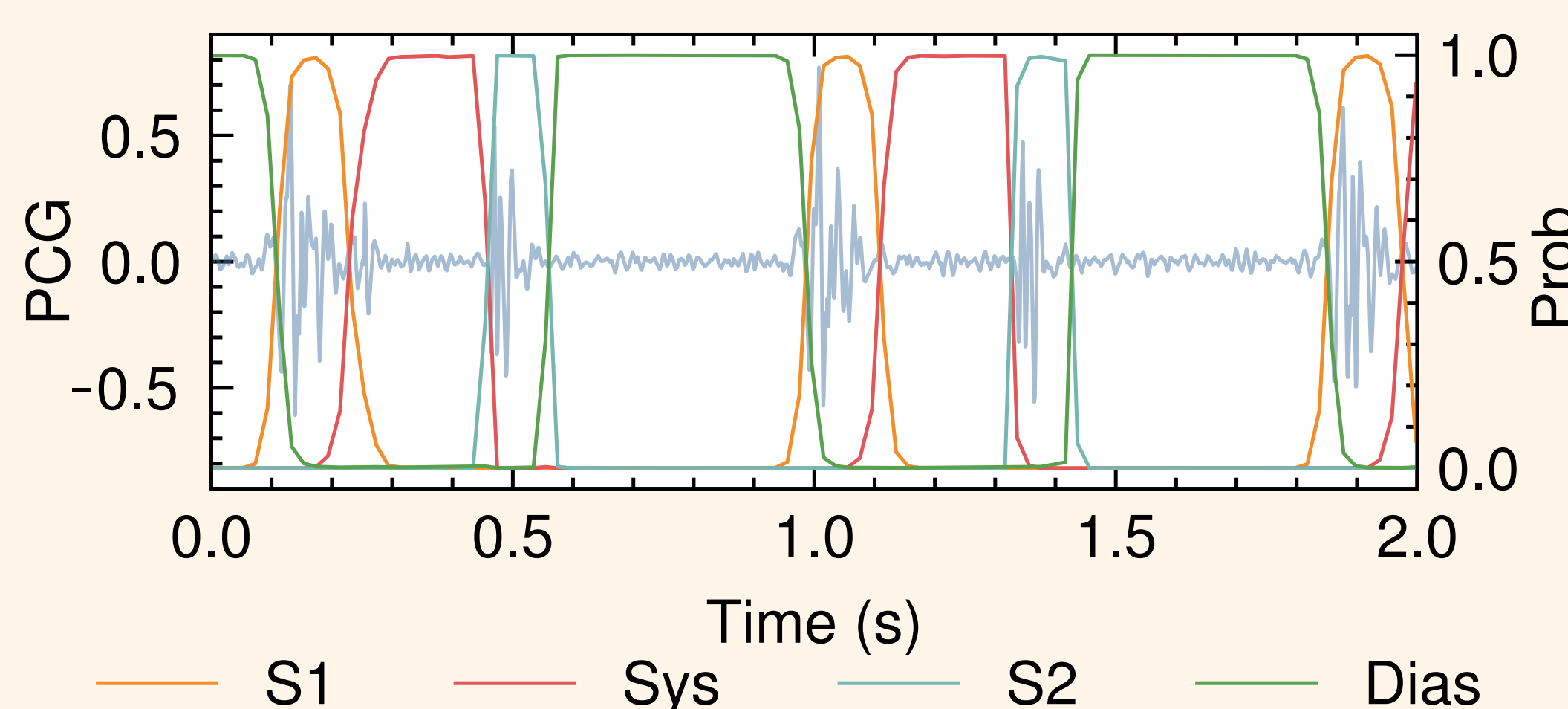
- Red basada en la U-Net, presentada en F. Renna *et al.* 2019
- La entrada son  $N$  muestras temporales de las 4 envolventes
- Originalmente tiene  $n_{enc}=4$  encoders/decoders y  $n_0=8$  filtros en el primer encoder, los cuales se van duplicando en cada etapa
- Se identifican tres parametros de reducción del modelo:  $N$ ,  $n_{enc}$  y  $n_0$
- Validación: *Cross Validation* de 10-fold con separación de sujetos
- Entrenamiento: Optimizador Adam, *learning rate* de  $10^{-4}$ , 15 épocas y *batch size* de 1



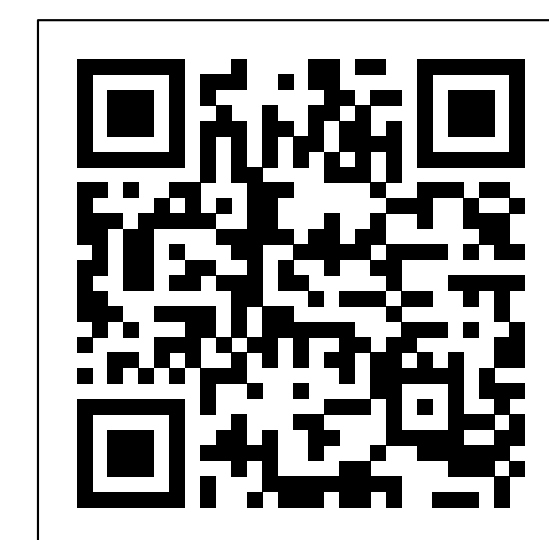
Valores de parámetros:  
•  $N$ : 64, 128, 256, 512  
•  $n_0$ : 4, 5, 6, 7, 8  
•  $n_{enc}$ : 1, 2, 3, 4

N=64

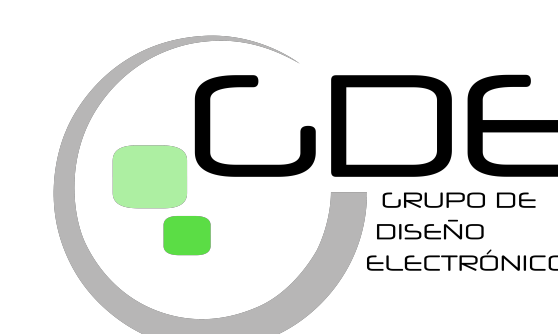
$n_{enc}$	1	2	3	4
4	77.7 ± 2.8	90.1 ± 1.5	92.1 ± 1.2	92.5 ± 1.3
5	79.3 ± 2.3	90.4 ± 1.4	92.0 ± 1.4	92.7 ± 1.3
6	80.1 ± 2.6	90.6 ± 1.6	92.2 ± 1.7	92.8 ± 1.3
7	81.2 ± 2.0	91.0 ± 1.9	92.3 ± 1.6	92.8 ± 1.1
8	81.6 ± 2.1	91.0 ± 1.5	92.5 ± 1.4	92.8 ± 1.1
4	86.8 ± 2.7	93.4 ± 1.9	94.0 ± 1.9	94.2 ± 1.9
5	87.7 ± 2.5	93.4 ± 1.9	93.8 ± 1.9	94.2 ± 1.8
6	87.8 ± 2.3	93.6 ± 1.7	93.8 ± 2.3	94.4 ± 1.8
7	88.4 ± 2.5	93.6 ± 1.8	94.0 ± 2.0	94.3 ± 1.9
8	88.7 ± 2.3	93.3 ± 2.3	94.2 ± 2.1	94.4 ± 2.1
4	74.0 ± 4.1	90.5 ± 2.6	93.5 ± 2.1	94.1 ± 2.2
5	76.1 ± 3.4	90.9 ± 2.2	93.2 ± 2.1	94.2 ± 2.1
6	77.1 ± 3.5	91.0 ± 2.3	93.4 ± 3.1	94.4 ± 2.1
7	78.5 ± 3.2	91.7 ± 2.8	93.7 ± 2.3	94.2 ± 1.9
8	79.2 ± 2.9	91.5 ± 2.2	93.8 ± 2.1	94.3 ± 2.0



## Contacto y más información:



Instituto Universitario de Investigación en Ingeniería de Aragón  
Universidad Zaragoza



Facultad de Ciencias  
Universidad Zaragoza



Instituto Universitario de Microelectrónica Aplicada  
IUMA